

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-100219

(43)公開日 平成5年(1993)4月23日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/1333	8806-2K		
	1/1337	5 1 0	7610-2K	

審査請求 未請求 請求項の数3(全 6 頁)

(21)出願番号 特願平3-290360

(22)出願日 平成3年(1991)10月11日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 石渡 和也

東京都大田区下丸子3丁目30番2号キヤノ  
ン株式会社内

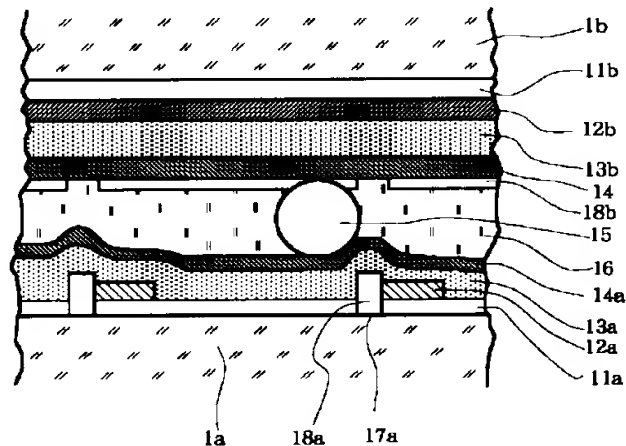
(74)代理人 弁理士 伊東 哲也 (外1名)

(54)【発明の名称】 強誘電液晶素子

(57)【要約】

【目的】 液晶表示素子の液晶駆動時にセル内での液晶分子の移動を抑え、表示品質を向上させる。

【構成】 複数の平行な帯状の表示電極11a、11bからなる層と絶縁層13a、13bと配向膜14a、14bとの少なくとも3つの層を表面に有する一対の電極基板1a、1bを対向させ、両基板間に強誘電液晶16を封入した液晶表示素子において、少なくとも一方の電極基板1aの画素間17aに前記電極11aよりも高さが高くかつ画素間17aの長手方向でに分割された壁を設ける。



## 【特許請求の範囲】

【請求項1】 複数の平行な帯状の表示電極からなる層と絶縁層と配向膜との少なくとも3つの層を表面に有する一対の電極基板を対向させ、両基板間に強誘電液晶を封入した液晶表示素子において、少なくとも一方の電極基板の画素間に前記電極よりも高さが高くかつ画素間の長手方向に分割された壁を設けたことを特徴とする強誘電液晶素子。

【請求項2】 前記壁が前記両基板に設けられており、かつ両基板の壁が互いに交差する部分で分割されている請求項1に記載した強誘電液晶素子。

【請求項3】 前記壁の高さが、前記表示電極の高さよりも少なくとも0.4  $\mu\text{m}$ 以上高いことを特徴とする請求項1に記載した強誘電液晶素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、強誘電液晶を用いた表示素子に関する。

## 【0002】

【従来の技術】 強誘電液晶を用いた表示素子に関しては、特開昭61-94023号公報などに示されているように、1ミクロンから3ミクロン位のセルギャップを保って2枚の内面に透明電極を形成し配向処理を施したガラス基板を向かい合わせて構成した液晶セルに、強誘電液晶を注入したものが知られている。

【0003】 強誘電液晶を用いた上記表示素子の特徴は、強誘電液晶が自発分極を持つことにより外部電界と自発分極の結合力をスイッチングに使えることと、強誘電液晶分子の長軸方向が自発分極の分極方向と1対1に対応しているため外部電界の極性によってスイッチング

【0004】 強誘電液晶は、一般にカイラル・スメクチック液晶(SmC\*, SmH\*)を用いるので、バルク状態では液晶分子長軸がねじれた配向を示すが、上述の1ミクロンから3ミクロン位のセルギャップのセルにこれによって液晶分子長軸のねじれを解消することができる(P213-P234 N. A. LARK et al, MCLC, 1983, Vol 94)。

【0005】 実際の強誘電液晶セルの構成は、図4に示すような単純マトリックス基板を用いていた。同図において、31はガラス基板、32はITOのストライプ状表示電極、33はSiO<sub>2</sub>の絶縁膜、34はポリイミドの配向膜、35はシール部材、36は強誘電液晶である。強誘電液晶は以下FLCという。

## 【0006】

【発明が解決しようとする課題】 従来のセル構成を用いた場合には、液晶セルの耐久性に次のような問題点があった。

【0007】 すなわち、FLC分子はマトリックス駆動時の非選択信号によってもある程度動くことが知られて

いる。これは、非選択信号を印加した画素の光学応答を取ると印加パルスと同期して光量に変動を生じていることなどからも明らかである。いわゆるスプレイ配向(上下基板間で分子長軸の角度に大きくねじれのある配向)では、このような分子のゆらぎは、それによって分子の安定位置が変化(スイッチング)することがなければ表示内容を保持できるので、若干のコントラストの低下以外には問題とはならなかった。ところが、上下基板間での分子長軸方向の角度の変化の比較的少ない配向(以下ユニホーム配向という)のセルにおいては、液晶分子が電圧(例えば非選択信号)の印加によって層内を移動するという現象が見られる。

【0008】 この現象を図4および図5を用いて詳しく説明する。図5(a)は電圧印加前のセル状態、(b)は電圧印加後のセル状態を示す。FLC36は表面に配向膜34を形成されたガラス基板31間においてシール部材35内に封止される。配向膜34としてはポリイミド薄膜を用い、ラビング方向は図5(a)、(b)とも

10 20 30 40

に下から上に向かって上下基板とも平行に行なっている。このような処理を行なうと、スメクチック層は図5(c)に示すようにラビング方向と直交した方向に生成される。

【0009】 セル厚をらせんピッチを解除できる位に十分に薄くした場合において、FLC分子は2つの安定状態を取り得るが、その内の1つの状態にセル内の全分子の方向を揃えておく。

【0010】 この状態を $+\theta$ の状態(図5(d))とすると、層法線に対してほぼ対称に $-\theta$ の位置に他の安定状態が存在する。

【0011】 この状態( $+\theta$ )下でセル全面に電界(例えば、10Hz、 $\pm 8\text{V}$ の矩形波)を印加すると、液晶分子は $+\theta$ の層法線に対する傾きを保ったまま図5(a)中の点Aから点Bの方向へ層内を移動し始める。

【0012】 その結果、電圧印加を長時間続けると図5(b)に示すように、A端には液晶のない部分Eを生じセル厚はB部の方がA部より厚くなる。このような現象は、液晶分子が $-\theta$ の状態にある場合にはB端からA端に向って層内を液晶が移動してE部のような液晶のない空隙部がB端に生じる。

【0013】 このような現象は20時間~50時間という比較的短い時間に生じる。E部のような電気光学的にコントロールのできない部分の存在が表示品質上望ましくないのはもちろんのこと、A部とB部のセル厚が時間によって変化するのは液晶パネル全体の駆動制御が難しく、FLCを用いた光学素子としては大きな問題となっていた。

【0014】 本発明は、上記従来技術の欠点を鑑みなされたものであって、液晶駆動時にセル内での液晶分子の移動を抑え、表示品質を向上させた液晶表示素子の提供を目的とする。

## 【0015】

【課題を解決するための手段】前記目的を達成するため、本発明によれば、複数の平行な帯状の表示電極からなる層と絶縁層と配向膜との少なくとも3つの層を表面に有する一对の電極基板を対向させ、両基板間に強誘電液晶を封入した液晶表示素子において、少なくとも一方の電極基板の画素間に前記電極よりも高さが高かつ画素間の長手方向に分割された壁を設けたことを特徴とする。

【0016】ここで画素間とは、液晶層の上下、少なくとも一方に表示電極がない部分と呼び画素内とは液晶層の上下に表示電極のある部分を言う。

## 【0017】

【作用】すなわち、本発明は、画素内における液晶分子の移動を他の画素へ拡大させないために、画素間に壁を設け、液晶分子の移動を防止しようとするものである。さらに、壁を分割し、注入時の液晶の入りやすさを考慮し、しかもセルギャップを制御しやすくしている。

【0018】壁はFLC分子の移動を抑制する目的で設けられる。このためには、壁を表示電極（透明電極、例えばITO膜など）よりも高く設定する必要がある。この高さの差が0.4 $\mu$ mよりも小さいとFLCの移動を防ぐことができない。

## 【0019】

【実施例】以下、実施例に基づき本発明をさらに詳しく説明する。

【0020】図1および図2は、本発明の一実施例に係る強誘電液晶表示素子の構成を示す。図1は断面図を示し、画素間に壁を設けている。図1において、1a、1bはガラス基板、11a、11bは透明電極（表示電極）、12a、12bは金属補助電極、13a、13bは絶縁膜、14a、14bは配向膜、15はギャップ材、16はFLC材料、17a、17bは画素間、18a、18bはFLC移動防止用の壁である。図2は平面図であり、画素間17a、17bと壁18a、18bを強調して示してある。図1、図2共に、両基板1a、1bに壁を設けている。FLC16の移動による欠陥はラビングに対して垂直な方向に発生するため、ラビングが電極11a（11b）に対して平行、もしくは垂直になされている場合、上記の欠陥を防止するための壁はラビング方向と平行に設ければ良いことになる。しかし、より効率的にFLCの移動を抑え込むためには、ラビング方向と垂直方向にも壁を設置しておくことが好ましい。また、壁を設けた後のFLCの注入やセルギャップ制御を考慮すると、壁の設置される面積はなるべく小さい方が好ましい。本発明を実施するに当たっての予備検討においては、両基板の画素間すべてに壁を設けた場合、FLCの注入は不完全であり、なおかつ、壁の高さによって、セルギャップが影響を受けることもわかった。上記検討結果に鑑み、少なくとも両基板に壁が設けてあると

きは、壁が交差する部分は共に壁を無くすることが必要である。壁の長さに関しては、画素電極の半分であっても効果があることがわかった。一方、壁が片側の基板にのみ形成されている場合でも、注入とセルギャップへの影響を極力抑えるためには、画素間部分または対向の補助電極12a（12b）と交差する部分を分割することが好ましい。

【0021】以下に具体的に本発明の実施例を説明する。図1のガラス基板1aの上にITO膜をスパッタ法で1500Å形成し、その上にMo膜をスパッタ法で1500Å形成する。次に、フォトリソ工程を通しITOストライプ電極のマスクを用いて上記ITO膜とMo膜をエッチングしパターンニングする。これにより、同じパターンのITO膜とMo膜が形成される。この基板上にネガ型感光性ポリアミド（またはポリイミド）を8000Å塗布し、この基板1bを被露光基板として対向基板1bの画素間17bに対する領域を遮光するマスクを用い、被露光基板1aを裏面から露光する。これを現像液を用いてパターンニングすると、図2のように、対向基板1bの画素間17bに対向する部分で分割された壁18aが画素間17aに形成された片側基板1aが得られる。この基板1aをフォトリソ工程を通してMo膜をパターンニングし、補助電極12aを形成する。さらに、この上に絶縁層13aおよび配向膜層14aを形成し、配向膜層14aをラビングする。対向基板1b側も同様に形成し、セルギャップが1.2 $\mu$ mとなるようにギャップ材15を散布して貼り合わせ、FLC16を注入し、注入口を封口してパネルを製作した。

【0022】このようにして製作したパネルは、注入欠陥も、注入に時間がかかるというプロセス欠陥も無く、またセルギャップの制御も容易であった。また、このパネルを実装し駆動したところ、1000時間以上、欠陥は見られなかった。

## 【0023】

【他の実施例】図3のガラス基板1aの上にITO膜をスパッタ法で1500Å形成し、その上にMo膜をスパッタ法で1500Å形成する。次に、フォトリソ工程を通しITOストライプ電極のマスクを用いて上記ITO膜とMo膜をエッチングしパターンニングする。これにより、同じパターンのITO膜とMo膜が形成される。この基板上にネガ型感光性ポリアミド（またはポリイミド）を8000Å塗布し、この基板1aを被露光基板として対向基板1bの画素間17bおよび金属電極12bに対する領域を遮光するマスクを用い、被露光基板1aを裏面から露光する。これを現像液を用いてパターンニングすると、図3のような、対向基板1bの画素間17bおよび金属電極12bに対向する部分で分割された壁18aが画素間（不図示）に形成された片側基板1aが得られる。この基板1aをフォトリソ工程を通してMo膜をパターンニングし、補助電極12aを形成する。さら

5

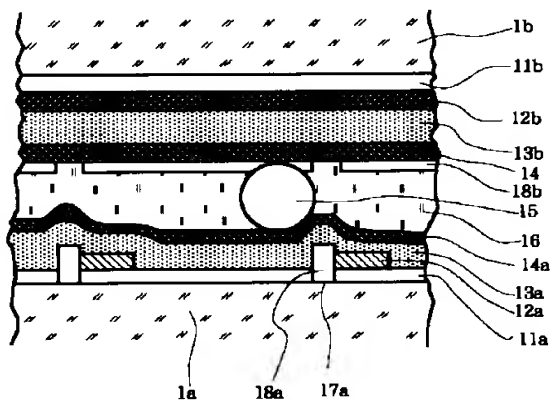
に、この上に絶縁層13aおよび配向膜層14aを形成し、配向膜層14aをラビングする。対向基板側1b側は壁を除いて同様に形成し、セルギャップが1.1 $\mu$ mとなるようにギャップ材15を散布して貼り合わせ、FLC16を注入し、封口してパネルを製作した。

【0024】このようにして製作したパネルは、注入欠陥も、注入に時間がかかるというプロセス欠陥も無く、またセルギャップの制御も容易であった。また、このパネルを実装し駆動したところ、1000時間以上、欠陥は見られなかった。

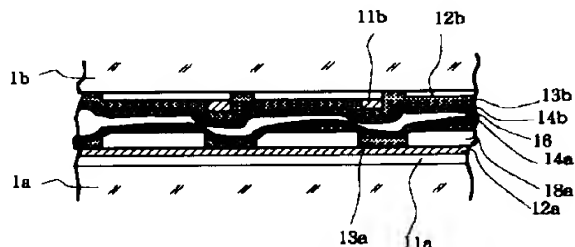
【0025】

【発明の効果】以上説明したように、本発明によれば、少なくとも一方の基板の画素間に分割された壁を設けることにより、FLCの駆動時の移動を防止することができ、しかも注入不良がなく、注入速度を速めることができ、かつセルギャップ制御が容易であるという効果が実現される。

【図1】



【図3】



6

【図面の簡単な説明】

【図1、図2】 本発明の一実施例に係る強誘電液晶表示素子の構成を示す断面図および平面図である。

【図3】 本発明の他の実施例に係る強誘電液晶表示素子の構成を示す断面図である。

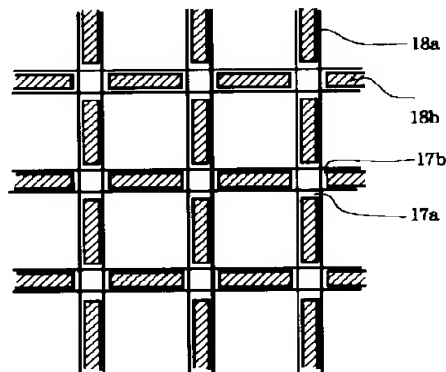
【図4】 従来の液晶セルの断面図および電極パターン図である。

【図5】 従来技術の説明図である。

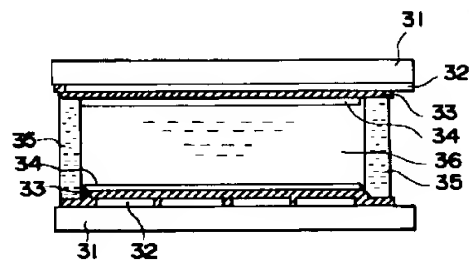
【符号の説明】

1a, 1b: ガラス基板、11a, 11b: 透明電極(表示電極)、12a, 12b: 金属補助電極、13a, 13b: 絶縁膜、14a, 14b: 配向膜、15: ギャップ材、16: FLC材料、17a, 17b: 画素間、18a, 18b: FLC移動防止壁、31: ガラス基板、32: ITOストライプ電極、33: SiO<sub>2</sub>絶縁膜、34: ポリイミド配向膜、35: シール部材、36: 液晶。

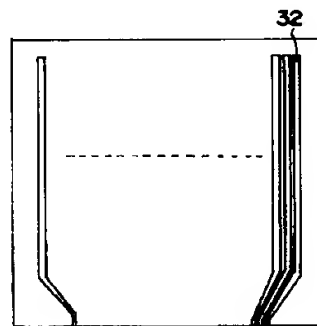
【図2】



【図4】



(a) セル断面図



(b) 電極基板例

【図5】

